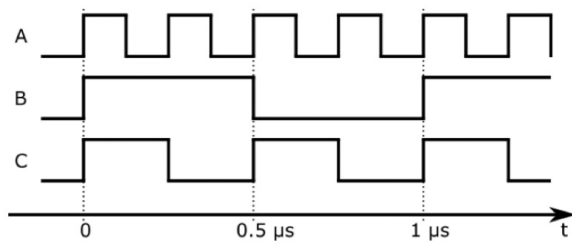


1)

Esercizio 2.

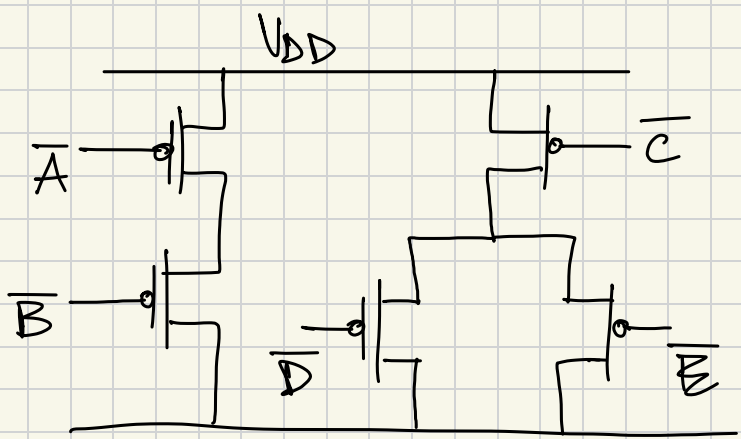


$V_{DD} = 5V$
 $V_{SS} = 0V$
 $|V_{TP}| = V_{TN} = 1V$
 $k_P = k_N = 1mA/V^2$

si consideri la tensione di soglia logica a metà della dinamica di uscita.

- a) Avendo a disposizione i segnali A B C D E sia negati che non, implementare la seguente funzione logica in una singola porta CMOS:
- $$Y = A \cdot B + C \cdot (D + E)$$
- b) Data una capacità C_{OUT} collegata all'uscita Y della porta logica, determinare il massimo valore che può assumere compatibilmente con un tempo di propagazione della porta logica pari a 4ns quando gli ingressi commutano da ABCDE = 11100 a ABCDE = 01010.
- c) Si consideri ora $C_{OUT} = 10pF$. Tracciare il comportamento del segnale Y(t) e stimare la potenza dissipata dal circuito dati i seguenti ingressi:
- D = E = 1;
 - A = onda quadra 0- V_{DD} , frequenza = 4 MHz
 - B = onda quadra 0- V_{DD} , frequenza = 1 MHz
 - C = onda quadra 0- V_{DD} , frequenza = 2 MHz
- (nota: i segnali A, B e C hanno i fronti di salita allineati come in figura)

a) UN "PROBLEMA" È CHE NON È NEGATA (E NELLA LOGICA CMOS È AUTOMATICO)



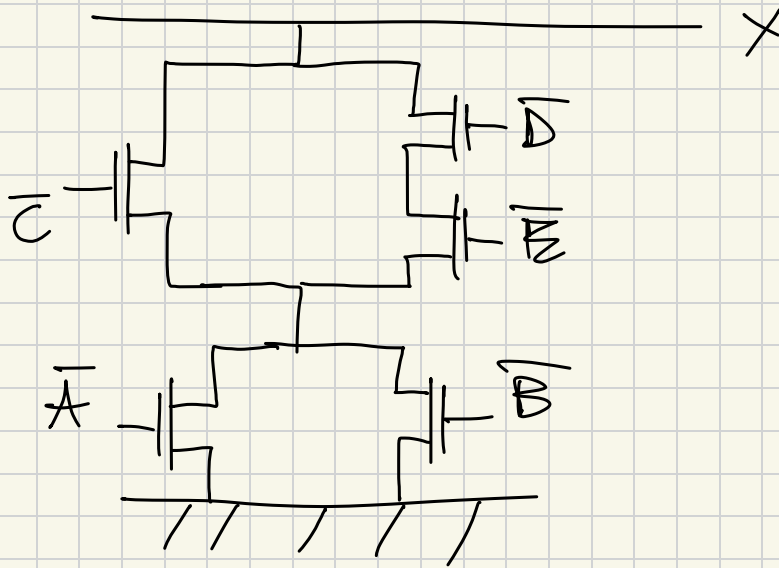
NON SOLO A E B

Y → IL FATTO CHE QUI ABBIA L'USCITA VUOL DIRE CHE DEVO "TIRARLA" ALTA E QUI INDI COMPORRE LA RETE P

E SE AVESSI VOLUTO "TIRARLA" BASSA?

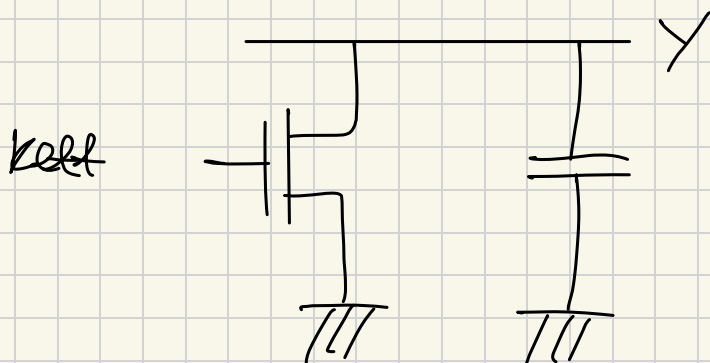
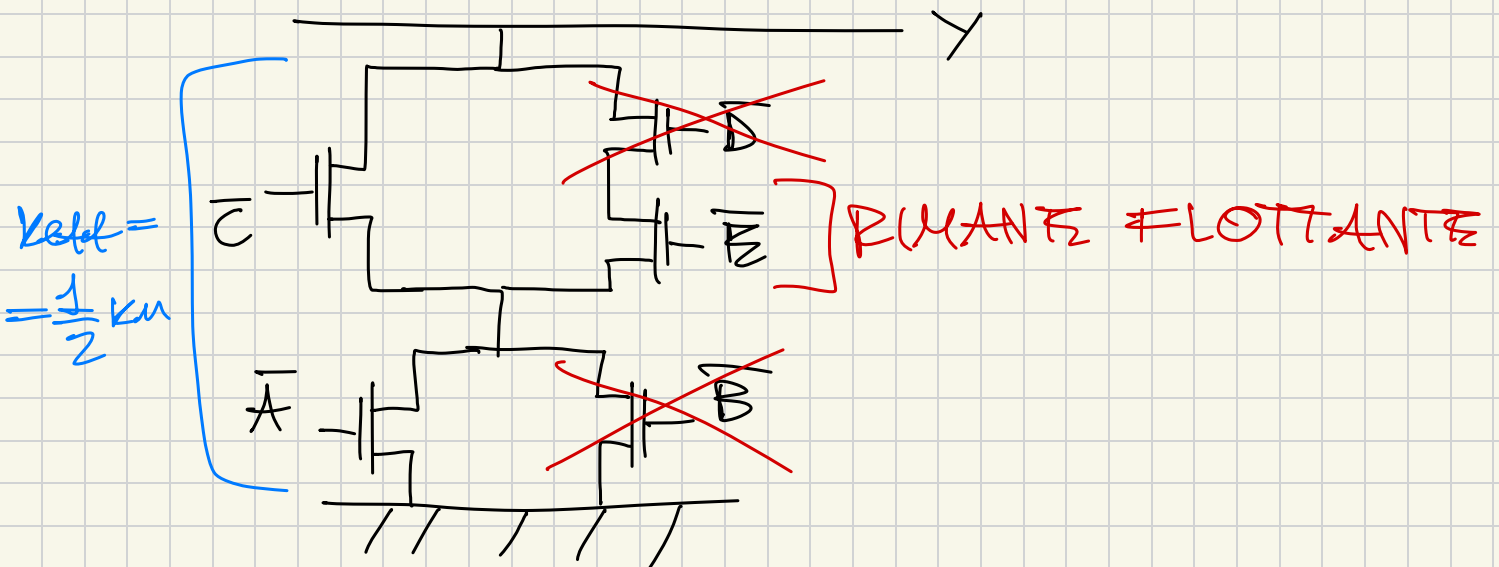
$$Y = \overline{AB + C(D+E)} = \overline{AB} \cdot \overline{C(D+E)} = (\overline{A} + \overline{B}) \cdot (\overline{C} + \overline{(D+E)}) = (\overline{A} + \overline{B}) \cdot (\overline{C} + \overline{D} \cdot \overline{E})$$

(PROPRIETÀ DI DE MORGAN)



b) $ABCDE = 11100 \rightarrow ABCDE = 01010$
 $\downarrow \qquad \qquad \qquad \downarrow$
 $Y = 1 \qquad \qquad \qquad Y = 0 \rightarrow \text{COMUTA}$
 $Y = AB + C(D+E)$

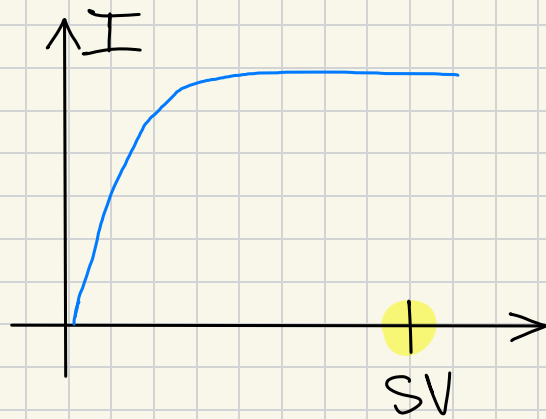
NELLE RETE N SONO NEGATI QUINDI GUARDIAMO
 A COSA È BASSO



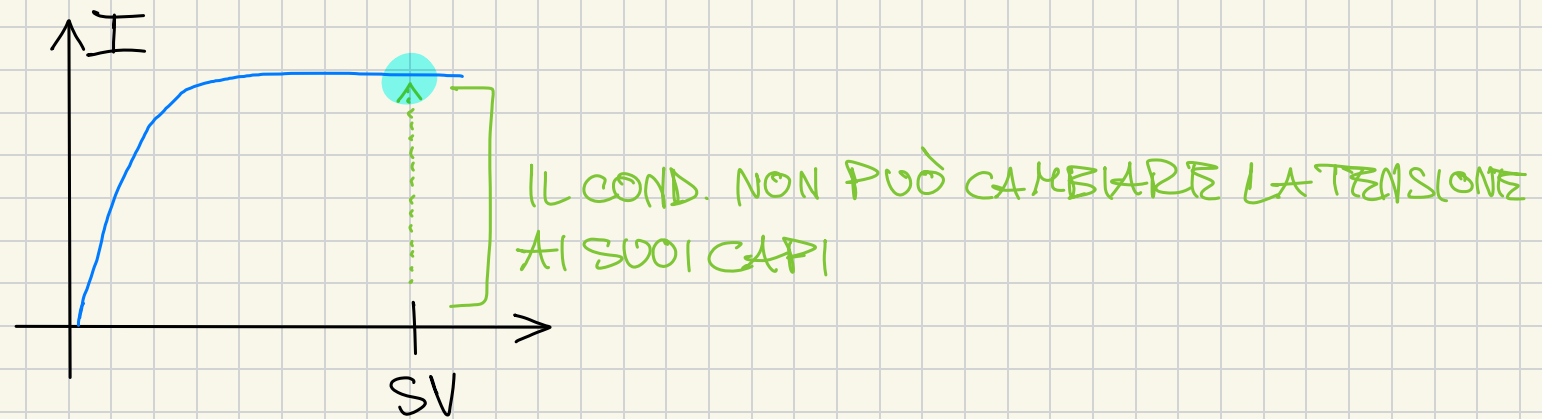
NON CI È STATO SPECIFICATO, QUINDI SEMPRE

METÀ DINAMICA

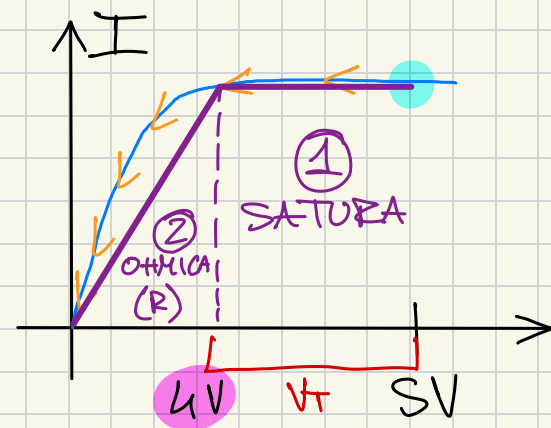
INIZIALMENTE, RETE P ACCESA E MOS N SPENTO:



ACCENDENDO MOS N:



DEVO QUINDI SEGUIRE:



$$t_{TOT} = 4 \mu s = T_1 + T_2$$

$$T_1 = \frac{Q}{I} \rightarrow C \Delta V = (SV - 4V) \quad V_{GS} - V_T$$

$$\rightarrow \frac{1}{2} k_n (V_{GS} - V_T)^2 = 8 \mu A$$

$$= C \frac{1V}{8 \mu A} = C \cdot 125 \Omega$$

CI SERVE ANCHE T_2 PER RISOLVERE



$$V_{out} = (V_{GS} - V_T) e^{-\frac{t}{\tau}}$$

$$\tau = R \cdot C$$

$$\frac{V_{GS} - V_T}{I_{SAT}} = \frac{4V}{8 \mu A}$$

PER RIGAVARE IL TEMPO LA DEVO UGUAGLIARE
A METÀ DINAMICA

$$4V e^{-\frac{t}{C \cdot R}} = 2.5V \Rightarrow t_2 = \underbrace{C \cdot R}_{C \cdot R} \ln\left(\frac{4V}{2.5V}\right) = C \cdot 235 \Omega$$

POSSIAMO CONCLUDERE

$$t_{tot} = 4\mu s = T_1 + T_2 = C \cdot 125 \Omega + C \cdot 235 \Omega$$

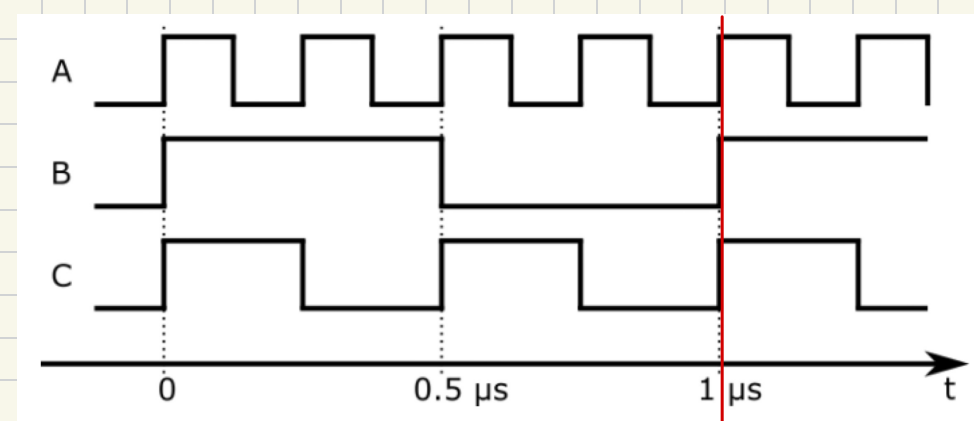
$$\Rightarrow C \leq 11.1 pF$$

PERCHÉ SE LO INGRANDISSI "AVREI UN SECCIO PIÙ GRANDE"

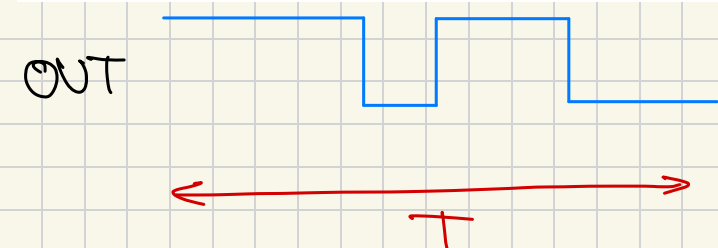
c) CMOS $\Rightarrow$ NON DISSIPA POTENZA STATICA: GUARDIAMO ALL'USCITA A PARTIRE DAGLI INGRESSI

$$P = C \cdot V_{DD}^2 \cdot f_{\text{cicli}}$$

$$Y = AB + C(D+E)$$



NEL CASO FOSSE
STATO CHIESTO,
DUTY CYCLE È
 $\frac{ON}{OFF}$ "MOMENTI"



$f = 2 \text{ MHz}$ (L'USCITA VA SU 2 VOLTE OGNI μs)
 $\Rightarrow f = 2 \text{ MHz}$

Esercizio A

Si consideri il circuito digitale alimentato tra 0V e $V_{DD}=3.3$ V rappresentato in figura.

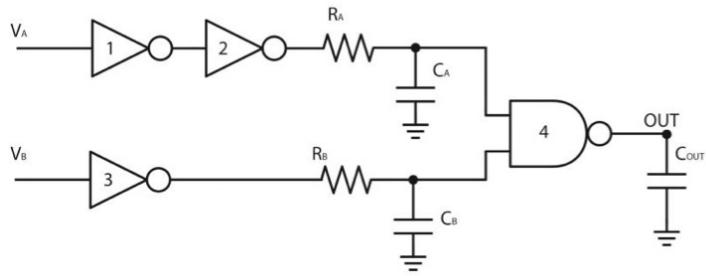
Dati:

$R_A=10k\Omega$, $R_B=15k\Omega$, $C_A=10pF$, $C_B=15pF$, $C_{OUT}=50pF$

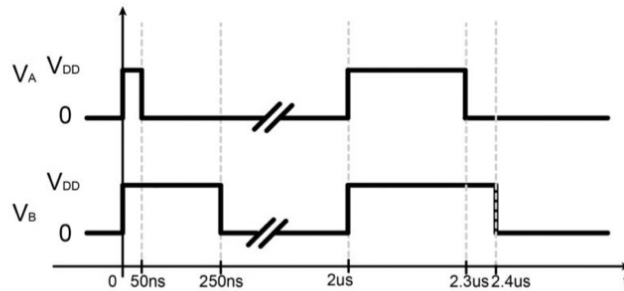
Tutti i transistor, uguali tra loro, hanno le seguenti caratteristiche:

$K_N = 1mA/V^2$, $|K_P|=0.5mA/V^2$; $V_{t,N}=|V_{t,P}|=0.5V$.

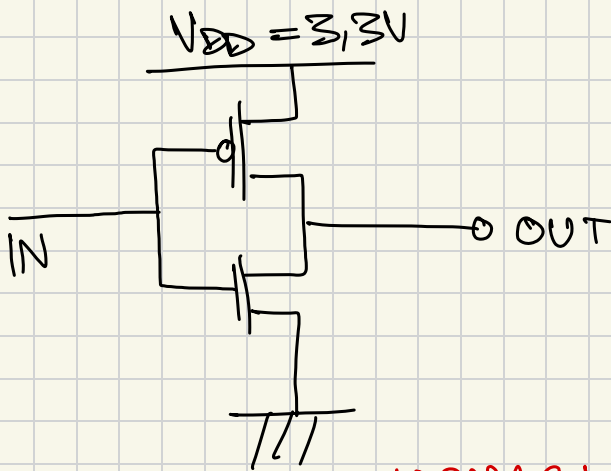
Tutte le porte logiche sono realizzate con il numero minimo di transistor.



- 1) Calcolare la soglia logica delle porte NOT (1,2,3).
- 2) Considerando tutte le porte logiche ideali (ritardo nullo) e la NAND con soglia logica pari a $V_{DD}/2$, disegnare su un grafico quotato la forma d'onda dell'uscita quando i segnali V_A e V_B sono quelli riportati in figura:



- 3) Calcolare il tempo di propagazione (0-50%) dell'uscita quando agli ingressi della porta NAND sono applicati due generatori ideali di tensione che commutano entrambi istantaneamente da 0 a V_{DD} .
- 4) Determinare la potenza dinamica dissipata dal circuito con V_A onda quadra a frequenza 1MHz e duty cycle 20% e V_B onda quadra a frequenza 1MHz e duty cycle 50%. (Nota: considerare i fronti di salita dei due segnali sincroni).



SOGUA DI SCATTO
PER DEFINIZIONE:

$$V_{in} = V_{out} = V_{TH}$$

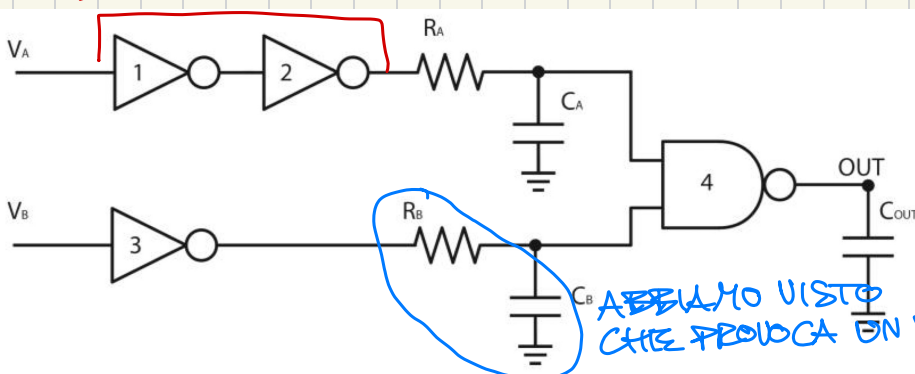
LA ABBLAMO CON
ENTRAMBI I MOS SATURI

UGUAGLIO CORRENTI DI SATURAZIONE

$$K_N(V_{TH} - V_{TN})^2 = |K_P|(3.3V - V_{TH} - |V_{TP}|)^2$$

$$\Rightarrow V_{TH} = 1.45V$$

DUE NOT IDEALI = COME NON CI FOSSERO



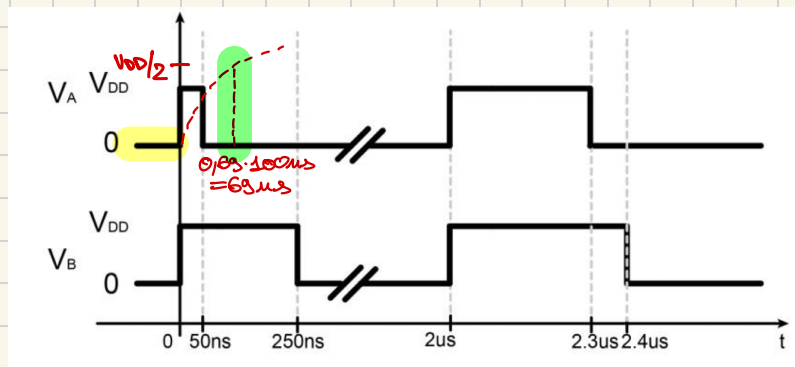
ABBLAMO VISTO
CHE PROVOCA UN RITARDO NEL RAGGIUNGERE LA
METÀ DINAMICA

(RICORDIAMO) $T = 0,69\tau$

(PER DIMEZZARE)

$\tau_A = 100\text{ns}$, $\tau_B = 225\text{ns}$

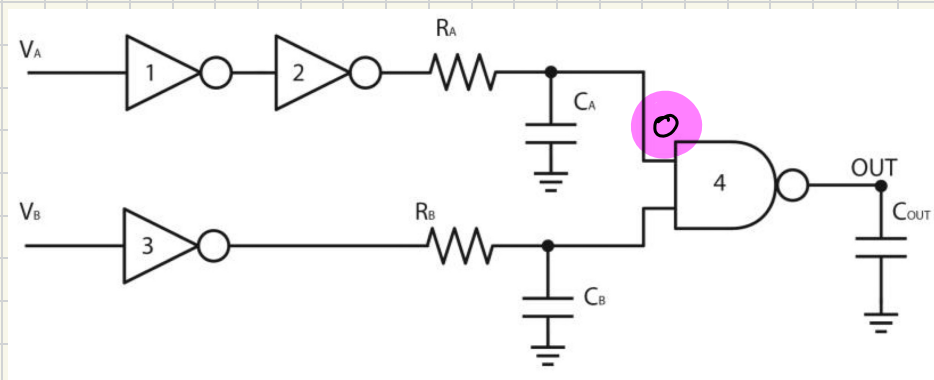
INIZIALMENTE CONDENS. SCARICO



NON MI ACCORGO DEL

«COLPETTINO»

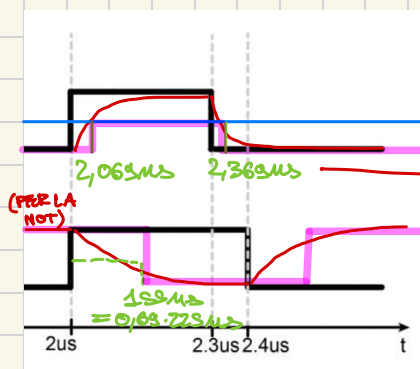
⇒ UNO DEI DUE INGRESSI È SEMPRE 0 ⇒ NON SERVE NE ANCHE CHE VADO A VERDRE L'ALTRO (LA NAND FARÀ 1)



QUI RIMANEO

⇒ OUT = 1

ORA GUARDIAMO ALLA SECONDA PARTE:



METÀ DINAMICA L'INGRESSO SARÀ

VOLENDO ESSERE ESATTI LA SCARICA PARTE DA DOVE ERA ARRIVATO L'ESPOENZIALE (SOLO ALL'∞ SAREBBE REGIME)

NON È $3,3e^{-\frac{t}{\tau}}$

$$\text{MA } 3,3(1 - e^{-\frac{300\text{ns}}{\tau}})e^{-\frac{t}{\tau}} = \frac{1,65\text{V}}{3,3/2}$$

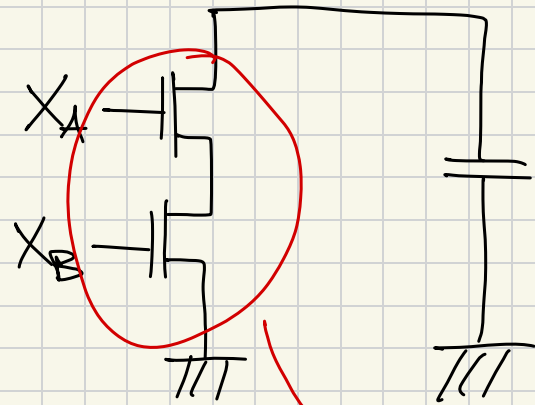
⇒ SAREBBE 2,864us

MI ACCORGO CHE NON MI SERVIVA DETERMINARE IL VALORE A CUI ARRIVAVA L'ESPOENZIALE (PERCHÉ MI BASTAVANO GLI ESTREMI DI METÀ DINAMICA) MA VA FATTO NEL CASO SERVISSE!

3) (0-V_{DD}) TENIAMO ACCESA SOLO LA RETTE N, SPIGNIAMO LA P

CI VIENE DETTO ESSERE CMOS, MINIMA

→ LA RETE N È:

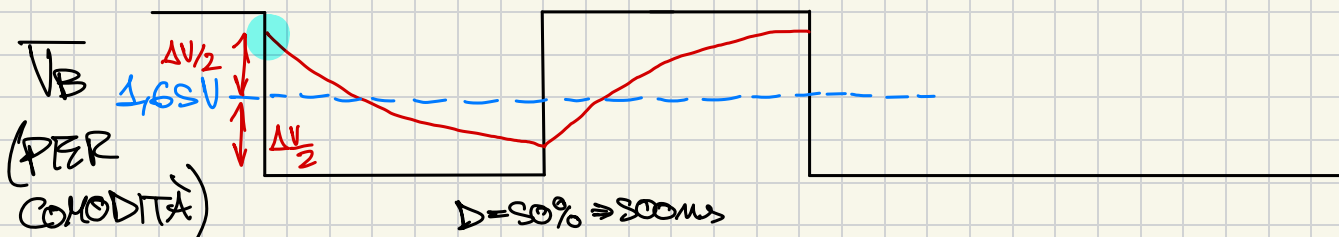


$\rightarrow k_{eff} = \frac{1}{2} k_n$

⇒ TEMPO DI COMUTAZIONE È IL DOPPIO ($k_{eff} = \frac{1}{2} k_n$)

4) CMOS ⇒ NO POT. STATICA

$P_{NAND} = C \underbrace{V_{DD}^2}_{SV} f_{out}$ MA ATTENZIONE! QUESTA È SOLO LA CAPACITÀ SULLA NAND
 MA ANCHE LEIVA A 1 MHz? → CE NE SONO ALTRE 3...
 → SVOLGERLA, ..., SÌ



$\text{Yellow dot} = 3.3(1 - e^{-t/\tau}) = 2.8 \text{ V}$
 $\uparrow$
 $t = 200 \text{ ns}$

→ Fx 2.8V

$P_1 = C_A \Delta V_1 \Delta V_2 \uparrow 1 \text{ MHz}$
 $\uparrow$
 3.3 V

SU V_B NON SONO ANCORA DA DOUTE PARTO!

CHI MI DICE CHE È ARRIVATO A 1?

SI PORTERÀ A UN VALORE MEDIO, MA NON SO DI QUANTO
SALTO SCENDE

↓
1,65 V (SCATTO)

LA PARTE PER CUI SI SCARICA E CARICA SARANNO
EQUIVALENTI:

→ SCARICA E CARICA EQUIVALENTI (500 μs)

$$\left(1,65 + \frac{\Delta V}{2}\right) e^{-\frac{t}{\tau}} = 1,65 - \frac{\Delta V}{2} \quad \text{PER } t = 500 \mu s$$

(CHE NON SO QUANTO È)

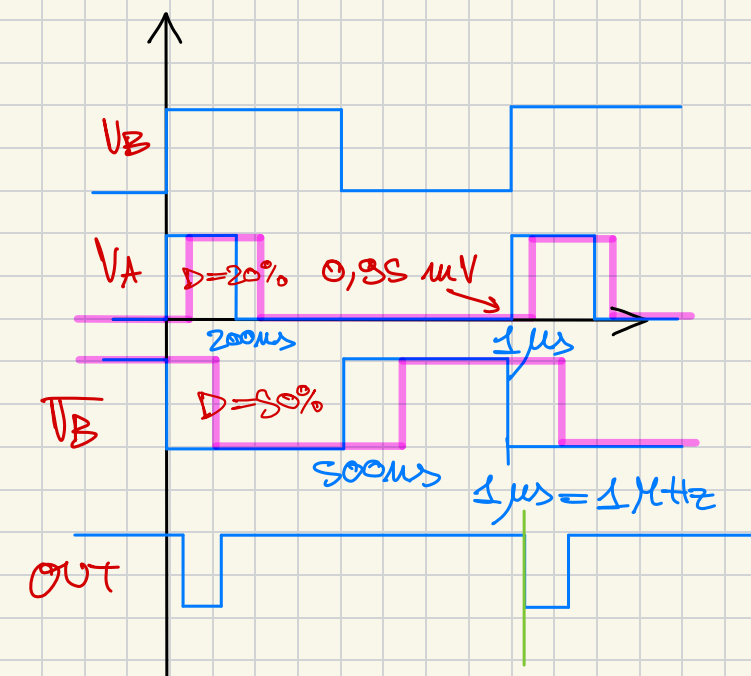
USO QUINDI 1,65 V COME SPARTI ACQUE, UN PUNTO
"SICURO" A CUI ARRIVERÀ E SU CUI POSSO RAGIONARE

$$\Rightarrow \Delta V = 2,6 \mu V$$

QUINDI GLI ESTREMI SONO 2,27 V E 0,33 V

$$P_2 = C_B \underbrace{\Delta V_1}_{2,6 \mu V} \underbrace{\Delta V_2}_{3,3 V} 1 \text{ MHz}$$

(AGGIUNTA PERSONALE):



$$t = 69 \mu s$$

$$t = 155 \mu s$$

$$f_{out} = 1 \text{ MHz}$$